

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2002-023390**
 (43)Date of publication of application : **23.01.2002**

(51)Int.CI. **G03F 7/40**
H01L 21/027
H01L 21/3065

(21)Application number : **2001-074870** (71)Applicant : **HYNIX SEMICONDUCTOR INC**
 (22)Date of filing : **15.03.2001** (72)Inventor : **KIM GI-HYEON**
PARK SANG-SOO

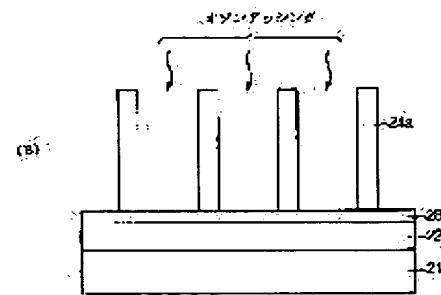
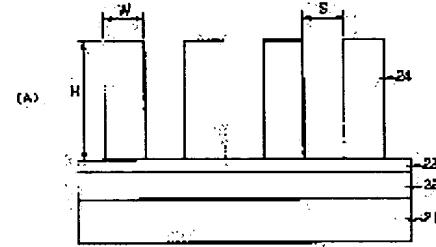
(30)Priority
 Priority number : **2000 200035969** Priority date : **28.06.2000** Priority country : **KR**

(54) METHOD FOR FORMING PHOTORESISTIVE FILM PATTERN OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for forming a photosensitive film pattern of a semiconductor device by which the deformation and dimensional change of a fine photosensitive film pattern can be prevented.

SOLUTION: A photosensitive film pattern 24 is formed on a semiconductor substrate 21 on which a prescribed electrically conductive layer 22 has been formed and the line width of the pattern 24 is reduced using oxygen radicals generated by the thermal decomposition reaction of gaseous ozone.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-23390

(P2002-23390A)

(43)公開日 平成14年1月23日 (2002.1.23)

(51) Int.Cl.
G 0 3 F 7/40
H 0 1 L 21/027
21/3065

識別記号
5 1 1

F I
G 0 3 F 7/40
H 0 1 L 21/30
21/302

テ-マコ-ト* (参考)
2 H 0 9 6
5 F 0 0 4
5 F 0 4 6

審査請求 未請求 請求項の数9 O.L (全 6 頁)

(21)出願番号 特願2001-74870 (P2001-74870)
(22)出願日 平成13年3月15日 (2001.3.15)
(31)優先権主張番号 3 5 9 6 9 / 2 0 0 0
(32)優先日 平成12年6月28日 (2000.6.28)
(33)優先権主張国 韓国 (K.R.)

(71)出願人 591024111
株式会社ハイニックスセミコンダクター
大韓民国京畿道利川市夫鉢邑牙美里山136
- 1
(72)発明者 金 起 賢
大韓民国京畿道利川市夫鉢邑牙美里山136
- 1
(72)発明者 朴 相 洙
大韓民国京畿道利川市夫鉢邑牙美里山136
- 1
(74)代理人 100078330
弁理士 笹島 富二雄 (外1名)

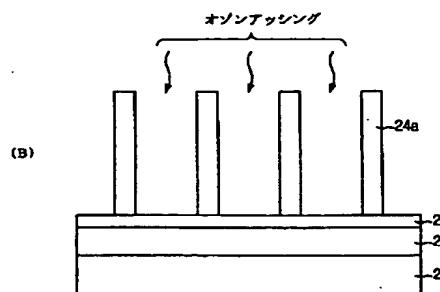
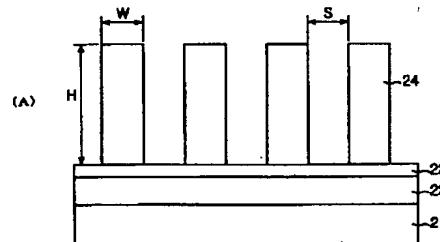
最終頁に続く

(54)【発明の名称】 半導体素子の感光膜パターンの形成方法

(57)【要約】

【課題】 微細な感光膜パターンの崩れや大きさの変動を防止し得る半導体素子の感光膜パターンの形成方法を提供する。

【解決手段】 所定の電導層22が形成された半導体基板21上に感光膜パターン24を形成し、オゾンガスの熱分解反応により発生される酸素ラジカル成分を用いて上記感光膜パターン24の線幅を微細化させる。



1

【特許請求の範囲】

【請求項1】 半導体素子の感光膜パターンの形成方法において、

露光装置により半導体基板上に形成された感光膜パターンを酸素ラジカル成分でアッシングする工程を含むことを特徴とする半導体素子の感光膜パターンの形成方法。

【請求項2】 上記酸素ラジカル成分は、オゾンアッシャー装置を介して供給されるオゾンを熱分解して生成することを特徴とする請求項1に記載の半導体素子の感光膜パターンの形成方法。

【請求項3】 上記酸素ラジカル成分は、オゾンアッシャー装置を介して供給されるオゾンに紫外線照射して生成することを特徴とする請求項1又は2に記載の半導体素子の感光膜パターンの形成方法。

【請求項4】 上記感光膜パターンは、上記半導体基板を保持するヒーターブロックにより加熱することを特徴とする請求項1～3のいずれか1つに記載の半導体素子の感光膜パターンの形成方法。

【請求項5】 上記アッシング工程は、大気圧下で行うことを特徴とする請求項1～4のいずれか1つに記載の半導体素子の感光膜パターンの形成方法。

【請求項6】 上記オゾンアッシャー装置から供給するオゾンガスは、酸素比5～7 v o 1%の濃度とすることを特徴とする請求項2～5のいずれか1つに記載の半導体素子の感光膜パターンの形成方法。

【請求項7】 上記感光膜パターンと酸素ラジカル成分との反応は、約130～200℃で行うことを特徴とする請求項1～6のいずれか1つに記載の半導体素子の感光膜パターンの形成方法。

【請求項8】 上記感光膜には、ポジティブ型感光膜及びネガティブ型感光膜のいずれかを用いることを特徴とする請求項1～7のいずれか1つに記載の半導体素子の感光膜パターンの形成方法。

【請求項9】 上記露光装置における光源には、K r F-エキシマレーザー、A r F-エキシマレーザー、g線及びi線のいずれか1つを用いることを特徴とする請求項1～8のいずれか1つに記載の半導体素子の感光膜パターンの形成方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】 本発明は、半導体素子の製造方法に関し、特に0.1 μm級以下の微細線幅を具現化する半導体素子の感光膜パターンの形成方法に関する。

【0002】

【従来の技術】 最近、半導体素子の集積度が増加するにつれて、半導体素子の最小線幅が急激に小さくなっている、このような最小線幅は露光装置の能力に依存する。

【0003】 現在の露光装置のパターン形成能力は、i線の365 nm波長の光源を用いる場合には、0.28 μmの線幅を形成し得、DUV (Deep Ultra Violet)

2

の275 nm波長の光源を用いる場合には、0.18 μmの線幅を形成し得る。

【0004】 最近は、248 nm波長の光源を発生するK r F-エキシマレーザーを用いたDUV光源を用いるステッパー方式や走査方式の露光装置を使用している。

【0005】 このようなDUV光源を用いた露光装置によるリソグラフィにおいて、解像力を高めるための種々の技術を組み合わせても、0.1 μm以下のパターンニングは不可能であるため、最近は、新しい光源、例えば、電子ビームや、X線とEUV (Extreme Ultra Violet) によるリソグラフィ等の開発が活発に進められている。

【0006】 しかし、電子ビームを用いた露光の場合は、製品の生産性が低いため、量産には不適合であり、X線を用いた露光の場合には、マスク、整列、レジスト及び製品生産性などが、未だ問題点として残っている。

【0007】 また、感光膜をエッチングする方法としては、R Fやマイクロウエーブを用いてプラズマを発生させて、このプラズマで感光膜を除去する方法が実用化されてきた。すなわち、このエッチング方法では、プラズマのイオンやラジカル成分が感光膜と化学的な反応を起こすと共に、そのイオンが感光膜上に衝突しながら感光膜をエッチングすることとなる。

【0008】 しかし、このようなエッチング方法、すなわち、化学的な反応に加えて、プラズマイオンやラジカル成分が感光膜に衝突する物理的な反応によっても感光膜をエッチングする方法では、所定のパターンに形成された感光膜の間に、半導体層の領域が露出された状態であるため、プラズマのイオンやラジカル成分は、感光膜だけでなく、露出された半導体層内に侵入して損失を誘発する問題点がある。また、感光膜がエッチングされるときに発生する重金属イオン、例えば、N a+イオンなどがプラズマ成分と共に半導体層内に侵入して、半導体層に深刻な損失、すなわち、半導体層を廃棄しなければならない程度の損失を誘発する問題点がある。

【0009】 以下、添付した図4及び図5を参照して、従来の半導体素子の感光膜パターンの形成方法について説明する。

【0010】 図4 (A) に示したように、半導体基板1上に電導層12を形成した後、感光膜バーニングを円滑にするために、上記電導層12上に反射防止膜13を形成する。次いで、上記反射防止膜13上に感光膜を塗布して露光を行う。ここで、露光装置では、K r F-エキシマレーザーを用いたステッパー方式により露光を実施する。上記ステッパー方式を用いて形成した感光膜パターン14は、一定の間隔Sを置いて、一定の高さHと一定の幅Wに形成される。ここで、上記感光膜パターン14の幅Wは、170 nmまで形成可能である。この後、上記露光工程が完了した感光膜パターン14を現像して微細化する。

【0011】

【発明が解決しようとする課題】上述したような従来の半導体素子の感光膜パターンの形成方法において、感光膜パターン14の幅Wに対する高さHの比率H/Wの値が4とならない場合には、図4(B)に示したように、微細化された感光膜パターン14aは崩れることとなる。

【0012】また、図5に示したように、現像工程における湿式処理後、感光膜パターン14が崩れることにより、後続するプラズマアッシャー装置によるエッチング処理時には、微細化された感光膜パターン14aの深さが減り、大きさの変動が発生する。

【0013】本発明は、上記従来の技術の問題点を解決するため案出されたものであって、微細な感光膜パターンの崩れや大きさの変動を防止して、通常の露光装置の限界解像力以上の微細な線幅の感光膜パターンを形成し得る半導体素子の感光膜パターン形成方法を提供することを目的とする。

【0014】

【課題を解決するための手段】上記の目的を達成するため、本発明にかかる半導体素子の感光膜パターンの形成方法は、露光装置により半導体基板上に形成された感光膜パターンを酸素ラジカル成分でアッキングする工程を含むものである。そして、上記酸素ラジカル成分は、オゾンアッシャー装置を介して供給されるオゾンを熱分解して生成したり、紫外線照射により生成したりするものである。また、上記感光膜パターンは、上記半導体基板を保持するヒーターブロックにより加熱するものである。また、上記アッキング工程は、大気圧下で行うこととする。そして、上記オゾンアッシャー装置から供給するオゾンガスは、酸素比5~7%の濃度とする。また、上記感光膜パターンと酸素ラジカル成分との反応は、約130~200°Cで行うこととする。なお、上記感光膜には、ポジティブ型感光膜及びネガティブ型感光膜のいずれかを用いることとする。また、上記露光装置における光源には、KrF-エキシマレーザー、ArF-エキシマレーザー、g線及びi線のいずれか1つを用いることとする。

【0015】

【発明の実施の形態】以下、本発明の最も好ましい実施形態を添付図面を参照して、本発明が属する技術分野における通常の知識を有する者がその実施をすることができる程度に詳細に説明する。

【0016】

【0017】図1は、本発明の実施形態にかかる半導体素子の感光膜パターンの形成方法の各工程を示す断面図である。

【0018】図1(A)に示したように、半導体基板21上に電導層22として、例えば、ポリシリコン又はメタルを蒸着した後、感光膜バーニング工程を円滑にす

るために、上記電導層22上に反射防止膜23を形成し、KrF-エキシマレーザーを用いたステッパー方式で露光して、感光膜パターン24を形成する。上記形成した感光膜パターン24は、一定の間隔Sを置いて、一定の高さHと一定の幅Wに形成される。この場合、上記感光膜パターン24の幅Wは、170nmまで形成可能である。

【0019】次いで、図1(B)に示したように、オゾンアッシャー装置(図示省略)から供給されるオゾン(O₃)から酸素ラジカル成分(O⁺)を生成し、この酸素ラジカル成分を用いて、上記感光膜パターン24を大気圧下、かつ、低温で、時間に応じて、均一でパターン崩れ無しにスリム化させて、微細化された感光膜パターン24aを形成する。

【0020】上記感光膜パターン24と酸素ラジカル成分との反応温度は、約130~200°Cの低温とする。アッキング率の調節は可能であり、温度が低いほどアッキング率が低くなり、感光膜パターン24aを微細に形成し得る。また、酸素ラジカル成分を用いたアッキングでは、イオンによる衝撃及び荷電された粒子によるアッキング損失が発生しないので、少数キャリアの寿命に影響を及ぼさず、かつ、大気圧下で行うので、真空装置が不要である。

【0021】さらに、酸素ラジカル成分を用いたアッキングにより、マイクロローディング効果が発生しない。ここで、上記マイクロローディング効果とは、低圧及び微細領域(マイクロスペース)でイオン自体を分散させることで、感光膜パターン24に対して垂直に移動するイオンによってエッキング率が減少する現象をいう。酸素ラジカル成分を用いたアッキングを実施することで、マイクロローディング効果による感光膜パターン24のエッキング率の減少を防止し得る。

【0022】図2は、オゾンアッシャー装置を用いて、図1(A)に示した感光膜パターン24を微細化する方法を説明するための図である。

【0023】上記オゾンアッシャー装置は公知のエッキング装置である。このオゾンアッシャー装置からのオゾン(O₃)による酸素ラジカル成分(O⁺)が、図2の感光膜パターン24と化学的な反応のみを起こして、感光膜パターン24を除去する。

【0024】詳しく説明すれば、感光膜パターン24は、C-H-Oの基本構造からなり、その各々を連結する鎖は、酸素ラジカル成分と化学的な反応を生じることで、容易に切断される。

【0025】本発明は、既存のオゾンアッシャー装置からのオゾンを用いて酸素ラジカル成分を生成し、この酸素ラジカル成分を、感光膜パターンを微細化するのに使用することとなる。すなわち、オゾンは、一定の温度に到達すれば容易に酸素ラジカル成分に変わるために、エッキングチャンバー装置内を完全に密封した状態で、半導

体基板21上にオゾンを注入し、半導体基板21が装着されたヒーターブロック25に熱を加えれば、オゾンが酸素ラジカル成分に変換される。この酸素ラジカル成分が、感光膜パターン24に物理的な衝撃を加えないで、もっぱら感光膜パターン24の連結鎖を切断する化学的な反応のみを起こして、感光膜パターン24を除去することとなる。

【0026】上記オゾンアッシャー装置を用いて感光膜パターン24を微細化する方法を具体的に説明する。まず、上記感光膜パターン24が形成された半導体基板21を、温度調節の可能なヒーターブロック25上に装着した後、ノズル(図示省略)を介してオゾン(O_3)ガスを供給する。この場合、上記オゾンガスは、酸素比5~7%の高濃度にする。

【0027】次いで、上記ヒーターブロック25により上記半導体基板21を加熱すれば、上記供給されるオゾンガス(O_3)は熱分解されて、酸素ラジカル成分(O^*)が生成される。また、紫外線照射により、上記供給されるオゾンガス(O_3)から酸素ラジカル成分(O^*)が生成される。

【0028】このような酸素ラジカル成分が感光膜パターン24を除去し、上記酸素ラジカル成分の直進性により、感光膜パターン24の微細化が可能となる。

【0029】また、上記感光膜パターン24に含まれている炭素イオンや水素イオンは、酸素ラジカル成分と反応して、感光膜パターン24の表面から、CO、CO₂又はH₂Oの状態で放出された後、オゾンアッシャー装置の外部に排出させることで、半導体基板21の微粒子による汚染を防止する。

【0030】図3は、アッシング時間に応じた感光膜パターンの大きさの変化を示した図である。オゾンアッシングを実施する前の感光膜パターン24の線幅を190nmに形成した場合には、オゾンアッシングを1分間実施すれば、感光膜パターン24の線幅は140nmに成り、オゾンアッシングを2分間実施すれば、感光膜パターン24の線幅は100nmに成ることを示している。このように、100nmの線幅を有する感光膜パターン24を形成したときにも、感光膜パターン24の崩れや大きさの変動は全く発生しなかった。

【0031】なお、上記感光膜パターン24は、ポジテ*40~

*イブ型感光膜又はネガティブ型感光膜のいずれかを用いて形成する。また、露光装置の光源として、g線(436nm)、i線(365nm)、ArF-エキシマーライザー(193nm)なども適用し得る。

【0032】本発明の技術的思想は、上記好ましい実施形態によって具体的に記述されたが、上記実施形態はその説明のためのものであって、その制限のためのものでないことに留意されるべきである。また、本発明の技術分野における通常の専門家であるならば、本発明の技術的思想の範囲内で種々の実施形態が実施可能であることを理解されるべきである。

【0033】

【発明の効果】以上説明したように、本発明は、大気圧下、かつ、低温で酸素ラジカル成分を用いて、半導体基板上の感光膜パターンをアッシングすることにより、感光膜パターンのアッシング率を調節し得るので、微細な感光膜パターンの崩れや大きさの変動を防止して、通常の露光装置の限界解像力以上の0.1μm程度の微細な線幅を有する感光膜パターンを形成し得る。また、迅速に微細下された感光膜パターンを生成できるので、製品生成量を確保することができる。

【図面の簡単な説明】

【図1】 本発明にかかる半導体素子の感光膜パターンの形成方法の各工程を示す断面図である。

【図2】 本発明にかかる半導体素子の感光膜パターンの形成方法を用いた感光膜パターンの微細化を説明するための図である。

【図3】 本発明によりアッシング時間を変化させたときの感光膜パターンの線幅を示す図である。

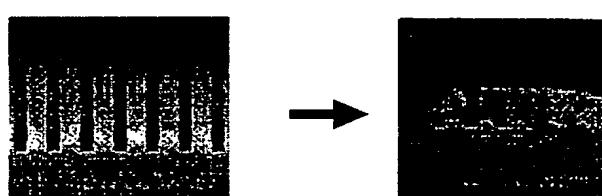
【図4】 従来の技術にかかる半導体素子の感光膜パターンの形成方法の各工程を示す断面図である。

【図5】 従来の技術によって形成された感光膜パターンの崩れと大きさの変動を示す図である。

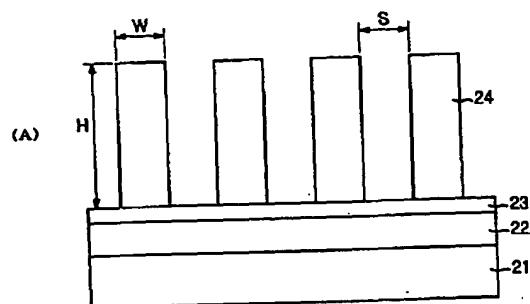
【符号の説明】

21	半導体基板
22	電導層
23	反射防止膜
24、24a	感光膜パターン
25	ヒーターブロック

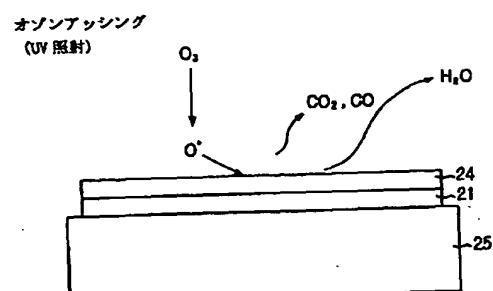
【図5】



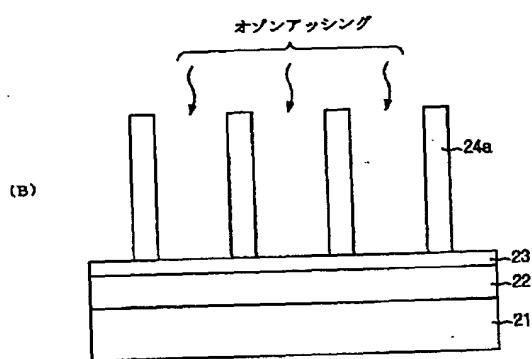
【図1】



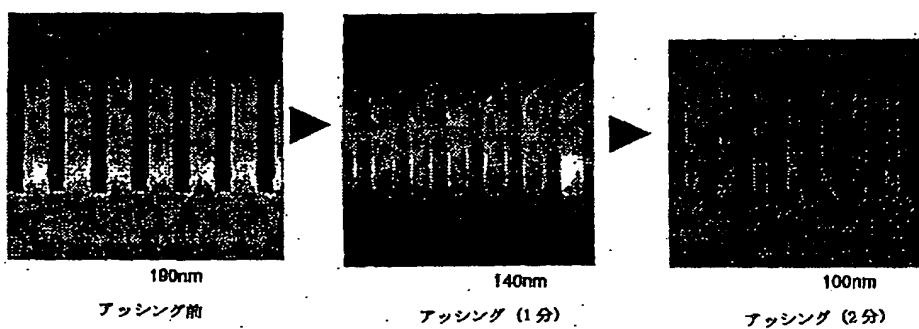
【図2】



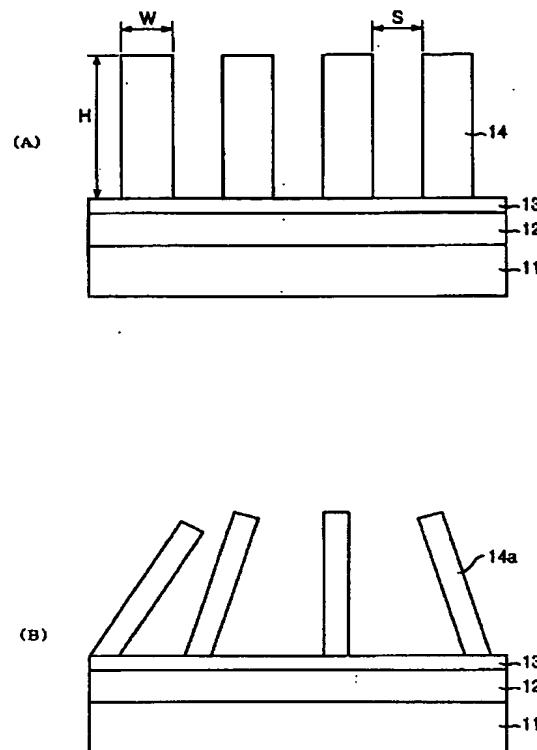
臭素蒸着



【図3】



【図4】



フロントページの続き

Fターム(参考) 2H096 AA00 AA25 BA01 BA09 EA05
HA05 JA04
5F004 BD01 DA27 DB26 EA01 EA12
5F046 MA12 MA18